

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-049642

(43)Date of publication of application : 19.02.1992

(51)Int.Cl.

H01L 23/14

B22F 3/26

B22F 9/22

C22C 1/04

C22C 27/04

(21)Application number : 02-159446

(71)Applicant : NIPPON TUNGSTEN CO LTD

(22)Date of filing : 18.06.1990

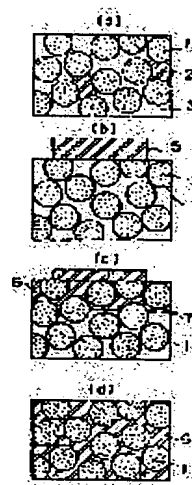
(72)Inventor : KOMURA TAKESHI
UMEDA YOSHIHIRO
MATSUMOTO JITSUO

(54) SUBSTRATE MATERIAL FOR SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

(57)Abstract:

PURPOSE: To enable a sintered body with a pyrogenic conductivity and a proper thermal coefficient of expansion and without a pin hole defect to be formed by allowing a remainder of Cu and/or Ag to be penetrated through a semi-sintered body in skeleton structure in that a powder of W, Wo, etc., where part of Cu and/or Ag is contained is subjected to liquid phase sintering.

CONSTITUTION: A Cu powder 2 is mixed into W particles 1 for compression formation where a given air hole 3 is formed inside. When this pressed particles are heated above a melting point of Cu for performing liquid phase sintering, Cu is fluxed for enabling a surface of W particles 1 to be coated 4, thus forming a skeleton where the W particles 1 are joined together. When a Cu penetration material 5 is placed at one part of this skeleton and is heated and retained over the melting point of Cu, a fluxing Cu 6 which is produced by fluxing of the Cu penetration material 5 is penetrated into the inside of the skeleton. Therefore, an approach surface 7 advances uniformly regarding a penetration direction over an entire section of the skeleton, the void 3 is completely filled with a fluxing Cu 6, and Cu is dispersed uniformly over the entire skeleton, thus obtaining a sintered body without any defect such as a pin hole inside. A content of Cu and/or Ag is adjusted to 1-50vol.% in total.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)2月19日

H 01 L 23/14
B 22 F 3/26
C 22 C 9/22
1/04
27/04

D 8015-4K
H 9157-4K
D 7619-4K
7371-4K
7352-4M

H 01 L 23/14

M

審査請求 未請求 請求項の数 3 (全6頁)

⑮ 発明の名称 半導体装置用基板材料及びその製造方法

⑯ 特 願 平2-159446

⑰ 出 願 平2(1990)6月18日

⑱ 発 明 者 甲 村 武 史 福岡県福岡市南区清水2丁目20番31号 日本タングステン株式会社内
⑱ 発 明 者 梅 田 芳 宏 福岡県福岡市南区清水2丁目20番31号 日本タングステン株式会社内
⑱ 発 明 者 松 本 実 男 福岡県福岡市南区清水2丁目20番31号 日本タングステン株式会社内
⑰ 出 願 人 日本タングステン株式会社 福岡県福岡市南区清水2丁目20番31号
⑲ 代 理 人 弁理士 小橋 信淳 外1名

明 細 書

1. 発明の名称

半導体装置用基板材料及びその製造方法

2. 特許請求の範囲

- (1) Cu及び/又はAgを均一に分散させて液相焼結したW及び/又はMoのスケルトンと、該スケルトンの空孔に浸透させたCu及び/又はAg相とからなり、Cu及び/又はAgの含有量が総計で10～50容量%に調整されていることを特徴とする半導体素子搭載用基板材料。
- (2) Cu及び/又はAgの一部を配合したW及び/又はMo粉末を均一に混合し、得られた粉末混合物を液相焼結して多孔質のスケルトンを形成し、Cu及び/又はAgの残部を前記スケルトンの空孔に浸透させ、最終含有量でCu及び/又はAgを10～50容量%の範囲に調整することを特徴とする半導体素子搭載用基板材料の製造方法。
- (3) 請求項2記載の粉末混合物の原料として酸化物を使用し、該酸化物を均一に混合した後、金

属状態に還元することを特徴とする半導体素子搭載用基板材料の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、搭載した半導体素子で発生した熱を効率よく放散させると共に、半導体素子の熱膨張率に近似した熱膨張率をもつ半導体素子搭載用基板材料及びその製造方法に関する。

〔従来の技術〕

半導体素子搭載用の基板材料としては、搭載される半導体素子との間に熱応力に起因した亀裂や剥離等を抑制するため、半導体素子に比較的近似した熱膨張率をもつことが要求される。また、半導体素子で発生した熱を放散させ、定格温度以下に半導体素子を維持するため、良好な熱放散性をもつことも要求される。

このような要求から、W、Mo、コバルト、42アロイ等の金属材料やアルミナ、ベリリア等のセラミックス材料が従来から使用されている。また、特に高熱伝導性が要求されるものには、各種

Cu合金が使用される場合もあった。

ところで、近年の半導体集積技術の進歩は著しいものであり、その一環として半導体素子の大型化や高密度化等が急速に進められている。この大型化、高密度化に伴って、半導体素子で発生する熱量も増加している。そのため、半導体素子を搭載する基板材料に対しても、半導体素子及び外周部材と熱膨張係数が近似するだけでなく、半導体素子で発生した熱量をより効率よく放散させるため、高い熱伝導性をもつことが要求されるようになってきた。

この要求に応えるために、たとえば特開昭50-62776号公報では、Cu、Ag等の熱伝導性に優れた成分及びW、Mo等を含有する焼結体を、電極としてSi素子と銅製端子板との間に介在させている。また、特開昭59-21032号公報では、粉末冶金の1手法である溶浸法によってW粉末焼結体中にCuを溶浸させた材料を半導体素子搭載用基板材料として使用することが開示されている。

することが避けられない。

ピンホールがある基板にNiやAuのめっきを施すと、めっき層に膨れや不めっき等の欠陥が発生する。また、めっき層自体の密着強度も低下して、基板表面から剥離し易くなる。その結果、搭載した半導体素子の基板に対する接着状態が劣化し、接触抵抗の増加を招く。そのため、十分な熱放散能力をもつ熱流路が、半導体素子と基板との間に形成されず、作動中に半導体素子の温度を上昇させることになる。

本発明は、このような問題を解消するために案出されたものであり、予めCu、Ag等の導電性成分が含有するスケルトン構造の半焼結体を使用することにより、浸透工程でCu、Ag等の浸透を万遍なく均一に行わせ、未浸透部や空孔等の欠陥がない半導体素子搭載用基板材料を提供することを目的とする。

〔問題を解決するための手段〕

本発明の半導体素子搭載用基板材料は、その目的を達成するため、Cu及び/又はAgを均一に

これらの焼結材料においては、Cu、Ag等の含有量を変化させることにより、基板の熱膨張率及び熱伝導性を任意に選ぶことができる。そのため、搭載しようとする半導体素子の材質及びパッケージの形状、大きさ等に応じて最適のCu、Ag含有量の焼結体を用いると、半導体素子に近似した熱膨張率を持ち、熱伝導性に優れた半導体素子搭載用基板が得られることが予想される。

〔発明が解決しようとする課題〕

従来の粉末冶金法によってたとえばCu-W系複合材料を製造する場合、Cu含有量が少ない範囲では、Wに対するCuの分散を均一にするため溶浸法が採用される。この方法は、予めW粉末を圧粉成形して焼結したものに、溶融したCuを含浸させるものである。

この溶浸法によるとき、一般的にいう密度の高いものが得られ易い。しかし、Wのスケルトン全体にわたり隅々までCuを溶浸させることは困難である。そのため、未溶浸部や空孔に起因したピンホール等の欠陥が焼結体の内部や表面に発生

分散させて液相焼結したW及び/又はMoのスケルトンと、該スケルトンの空孔に浸透させたCu及び/又はAg相とからなり、Cu及び/又はAgの含有量が総計で10～50容量％に調整されていることを特徴とする。

また、この半導体素子搭載用基板材料は、Cu及び/又はAgの一部を配合したW及び/又はMo粉末を均一に混合し、得られた粉末混合物を液相焼結して多孔質のスケルトンを形成し、Cu及び/又はAgの残部を前記スケルトンの空孔に浸透させて、最終含有量でCu及び/又はAgを10～50容量％の範囲に調整することを特徴とする。

ここで、CuO、AgO、WO₃、MoO₃等の酸化物の1種又は2種以上を粉末原料として使用し、これら酸化物を均一に混合した後、金属状態に還元して粉末混合物とすることもできる。

〔作 用〕

熱伝導性やめっき性に悪影響を与えるピンホールを無くするためには、W、Mo粉末等を焼結して

得られた半焼結体中に、熔融状態のCu、Ag等が万遍なく浸透することが必要である。そこで、本発明においては、予め所定量のCu及び/又はAgを含有させた半焼結体を使用している。

たとえば、W粉末に予めCuを含有させた混合粉末を液相焼結して得られた半焼結体中には、Wで形成されるスケルトンの各部にCuが分散されている。このCuによって、Wスケルトンに対する熔融Cuの親和性が高くなり、浸透工程で熔融状態のCuがWスケルトンの各部に均一に浸透する。

第1図及び第2図は、予めCu粉末を混合して液相焼結したスケルトンの作用を対比して説明するための図である。

Cu含有スケルトンを形成する場合には、第1図(a)に示すようにW粒子1にCu粉末2を混合して圧縮成形し、内部に所与の空孔3が形成されたものを使用する。この圧粉体をCuの融点以上に加熱して液相焼結するとき、Cuが熔融してW粒子1の表面をコーティング4してW粒子1相

第2図(c)に示すように溶浸し易い経路を優先的に進み、進入面7が不揃となる。その結果、焼結が完了した段階で、焼結体内部に未溶浸部8や空孔9が残存し、ピンホール発生の原因となる。

すなわち、本発明によると、熔融CuがWマトリックス全体に隙間なく均一にいきわたり、熱伝導性やめっき性に悪影響を与える未溶浸部、空孔等の欠陥がないCu-W焼結体が得られる。この焼結体は、Cuが均一に分散されていること及びピンホールが存在しないことから、単純な溶浸法で製造された基板材料に比較して品質が安定し、性質が局部的に変動することがない。

そして、得られた焼結体の表面にNi、Auめっき等を施すとき、欠陥のないめっき層が形成される。したがって、このめっき層を介して半導体素子を接合したとき、隙間のない接合界面が得られ、接触抵抗を低下させることができる。この点でも、半導体素子から基板への熱伝導性が向上する。

なお、Wスケルトン中に熔融Cuを満遍なく含

互を結合したスケルトンが形成される。このスケルトンの一部に、第1図(b)に示すようにCu浸透材5を配置し、Cuの融点以上に加熱保持すると、Cu浸透材5が熔融することによって生じた熔融Cu6がスケルトン内部に浸透する。ここで、W粒子1表面のコーティング4が導入路として働き、いわゆる迎え水作用が発現される。したがって、第1図(c)に示すように、スケルトンの断面全体にわたって浸透方向に関して一様に進入面7が進行する。その結果、空孔3が熔融Cu6で完全に充填され、第1図(d)に示すようにスケルトン全体に均一にCuが分散し、内部にピンホール等の欠陥がない焼結体が得られる。

これに対して、溶浸法で使用されるスケルトンは、第2図(a)に示すようにW粒子1を圧粉成形した後、予備焼結したものを使用する。このスケルトンに、第2図(b)に示すようにCu浸透材4を配置して、同様に加熱・熔融したCuをスケルトンに含浸させる。このとき、W粒子1の表面にCuのコーティングがないため、熔融Cuは

浸させるために、使用されるW粉末原料に、二次粒子が完全に粉砕される前処理や混合条件を選ぶことが好ましい。たとえば、HF処理やボールミル、アトライター等によると、W二次粒子が除去、粉砕される。これにより、W二次粒子に起因した未溶浸部の発生が抑制される。

また、ボールミル、アトライター等の機械的混合法やメカニカルアロイング法によってW粉末及びCu粉末を処理するとき、Wマトリックス中にCu粉末を均一に分散させることができ、更に良い結果を生む。或いは、WO₃及びCuO等の酸化物を粉砕混合し、得られた混合粉末を共置法によってW-Cu混合粉にしたものを使用することもできる。

W、Mo等の粉末に予め配合されるCu及び/又はAg粉末の量は、浸透工程におけるW、Moスケルトンに対する熔融Cu及び/又はAgの親和性を考慮して、好ましくは15容量%以下の範囲で定められる。この配合量が15容量%を超えると、後述する実施例で示したように物性値のバ

ラッキが増加する傾向がみられる。これは、W粒子をつなぐCu相が多くなって、半焼結体中にクロズドポアが形成され易くなることに起因するものと推察される。

また、配合量の下限は、特に限定されるものではないが、スケルトンに対するCu及び/又はAgの飽和性を高める上で、0.1容量%以上とすることが好ましい。

なお、所定の空孔率をもったスケルトンの形成を容易にするために、熱伝導率を大幅に低下させない範囲で、活性焼結反応を促進させるNi、Fe、Co等の第3成分を若干量配合することでもできる。たとえば、0.5容量%以下のNiを添加するとき、焼結反応が促進され、比較的低温でスケルトン構造のW半焼結体が得られる。また、活性焼結によって収縮量が大きくなるので、スケルトンの空孔率調節が容易になる。この第3成分の添加は、特にCu含有量が少ないものほど、効果的である。

[実施例]

以下、実施例によって本発明を具体的に説明する。

実施例1:

平均粒度3 μ mのW粉末に、第1表に示した割合でCu粉末を配合し、ボールミルで混合した。この粉末混合物を圧粉成形した後、Cuの融点以上の温度で加熱することによって液相焼結し、スケルトン構造の半焼結体を製造した。また、比較のために、Cu粉末を配合することなく、W粉末を焼結した半焼結体も製造した。

これら各半焼結体に、最終Cu含有量が35容量%となるように、熔融Cuを浸透或いは溶浸させた。得られた焼結体を機械加工し、5 \times 15 \times 30mmのサイズをもつ試験片をそれぞれ20個製作した。これら試験片の特性を測定した後、蛍光探傷法によってピンホールの有無を調査した。第1表に、試験結果を示す。

第1表: 基板材料の特性及び特性

試験片 No.	Cuの 添加量 (容量%)	Cuの 濃度 (容量%)	物 性 値			ピンホール 検出率 (%)
			比 重	熱膨張率 [*] ($10^{-6}/^{\circ}\text{C}$)	熱伝導率 [*] ($\text{cal}/\text{cm}\cdot\text{sec}\cdot^{\circ}\text{C}$)	
1	0.05	35	15.4 \pm 0.2	8.7 \pm 0.3	0.52 \pm 0.3	5
2	0.1	35	15.5 \pm 0.2	8.4 \pm 0.3	0.56 \pm 0.3	0
3	5.0	35	15.6 \pm 0.1	8.5 \pm 0.3	0.58 \pm 0.3	0
4	10.0	35	15.6 \pm 0.2	8.5 \pm 0.3	0.58 \pm 0.3	0
5	15.0	35	15.6 \pm 0.4	8.5 \pm 0.6	0.58 \pm 0.5	0
6	1.0	35	15.6 \pm 0.2	8.5 \pm 0.3	0.55 \pm 0.3	0
7	1.0	35	15.6 \pm 0.2	8.5 \pm 0.2	0.52 \pm 0.2	0
8	-	35	15.5 \pm 0.2	8.4 \pm 0.3	0.58 \pm 0.3	15

(注) *1の熱膨張率は $10^{-6}/^{\circ}\text{C}$ 、*2の熱伝導率は $\text{cal}/\text{cm}\cdot\text{sec}\cdot^{\circ}\text{C}$ の単位でそれぞれ示す。

第1表から明らかなように、Cuを含有しないスケルトンに溶浸法を適用した比較例では、ピンホールが検出されたものが多い。これに対して、Cuを含有させたスケルトンにCuを浸透させたものにおいては、Cu含有量が0.05容量%と極く僅かであってもピンホールの発生が大幅に抑えられている。また、Cu含有量が0.1容量%以上では、ピンホールを検出することができなかった。

得られた焼結体に無電解めっき法で厚み3 μ mのNiめっき及び0.3 μ mのAuめっきを施した後、該めっき層を介してSi素子を接合した。そして、Si素子と基板との接合界面を観察したところ、本発明に従って製造したものでは基板に対するSi素子の密着性は極めて優れたものであった。そのため、稼働中のSi素子で発生した熱は、この接合界面を経て基板に効率よく伝達され外部に放散された。これに対し、溶浸法で製造した基板にSi素子を搭載したものでは、接合界面に空隙が検出され、第1表に示した基板材料自体

の熱伝導率よりも低い実効熱伝導率を示した。

実施例2：

平均粒度 $3\mu\text{m}$ のW粉末に、第1表に示した割合でCu粉末及びNi粉末を配合し、実施例1と同様にしてスケルトン構造の半焼結体を製造した後、Cuを浸透させた。得られた焼結体から試験片を切り出し、その物性値を調べた結果を第1表に示す。第1表から明らかなように、Niの添加量は、熱伝導率の面から0.5容量%以下とすることが好ましい。

実施例3：

平均粒度 $3\mu\text{m}$ のW粉末に、予めCu粉末2容量%を配合してスケルトン構造の半焼結体を製造した後、最終的にCu含有量がそれぞれ10、30、50及び60容量%となるように、熔融Cuを浸透させた。得られた焼結体から試験片を切り出し、その物性値を測定した。第2表は、その測定結果を示したものである。

Cu含有量が少ない試料No.9は若干比重が不足する。他方、Cu含有量が多い試料No.13で

は、熱膨張率が $10 \times 10^{-6}/^{\circ}\text{C}$ を超えている。半導体素子の熱膨張率は平均で $10^{-6}/^{\circ}\text{C}$ 程度であるから、基板と半導体素子との間の熱膨張差を小さくする上でCuの最終含有量を10～50容量%の範囲に維持することが好ましい。

第2表：Cu含有量と基板材料の物性値との関係

試料 No.	Cuの最終 含有量	相対密度 (%)	熱膨張率 $\times 10^{-6}/^{\circ}\text{C}$
9	5容量%	98.3	5.0
10	10容量%	98.9	5.4
11	30容量%	100.0	7.5
12	50容量%	100.0	9.8
13	60容量%	99.8	11.6

また、Cu-Mo、Ag-W、Ag-Mo等の基板材料を同様な方法で製造した。すなわち、同様にCu或いはAgをW或いはMo粒子に予め配合し液相焼結したスケルトン構造の半焼結体を製造し、これにCu或いはAgを浸透させて所期の

最終含有量に調整した。この場合にも、浸透工程でスケルトン全体にCu或いはAgが浸入し、ピンホール等の欠陥がない焼結体を得られた。この焼結体から適宜のサイズの基板を切り出し、Ni及びAuめっきを施した後、半導体素子を搭載したところ、良好な接合界面が得られた。

【発明の効果】

以上に説明したように、本発明においては、Cu及び/又はAgの一部を含有させたW、Mo等の粉末を液相焼結したスケルトン構造の半焼結体に必要量のCu及び/又はAgの残量を浸透させている。これにより、ピンホール欠陥がなく、高熱伝導率で且つ適正熱膨張率を有する焼結体を得られる。この焼結体は、搭載された半導体素子で発生した熱量を効率よく外部に放散することができるため、特に集積密度が高い大容量の半導体素子搭載用に適した基板材料として使用される。

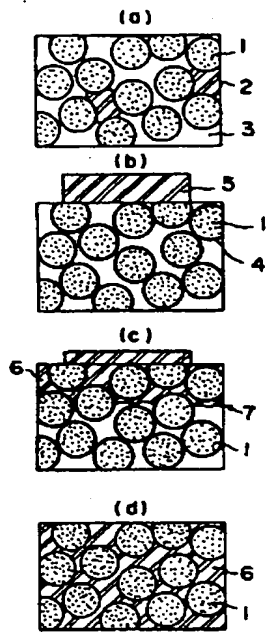
4. 図面の簡単な説明

第1図は本発明に従った焼結進行状態を示すモデルであり、第2図は従来の溶浸法にしたがって

焼結進行状態を示すモデルである。

- | | |
|---------|----------|
| 1：W粒子 | 2：Cu粉末 |
| 3：空孔 | 4：コーティング |
| 5：Cu浸透材 | 6：熔融Cu |
| 7：進入面 | 8：未溶浸部 |
| 9：空孔 | |

第 1 図



第 2 図

